

PCI8324A/B/AF/BF 简明手册

一、主要性能指标

1. 输出通道数：4 路（A 型、AF 型）/8 路（B 型、BF 型）可选
2. 输出信号范围：（标*为出厂标准状态）
DA 方式：0~2.5V；0~5V；0~10V(*)；±2.5V；±5V；±10V
3. D / A 转换分辨率：16 位
4. 最高 DA 输出速率：100K/CH
5. 输出阻抗：500Ω
6. 对于 AF 型和 BF 型板卡，板上带缓冲区（FIFO）：8K
7. DA 输出触发方式：软件启动方式/外触发/内部定时触发
8. 2 路格雷码计数器（TTL 电平）
9. 24 路 TTL 电平开关量输入
10. 16 路 TTL 电平开关量输出
11. 使用环境要求： 工作温度：10℃~40℃
相对湿度：40%~80% RH
存储温度：-55℃~+85℃
12. 外形尺寸：175.6mm X 98.3mm

二、布局图（图中跳线阴影部分为出厂配置）

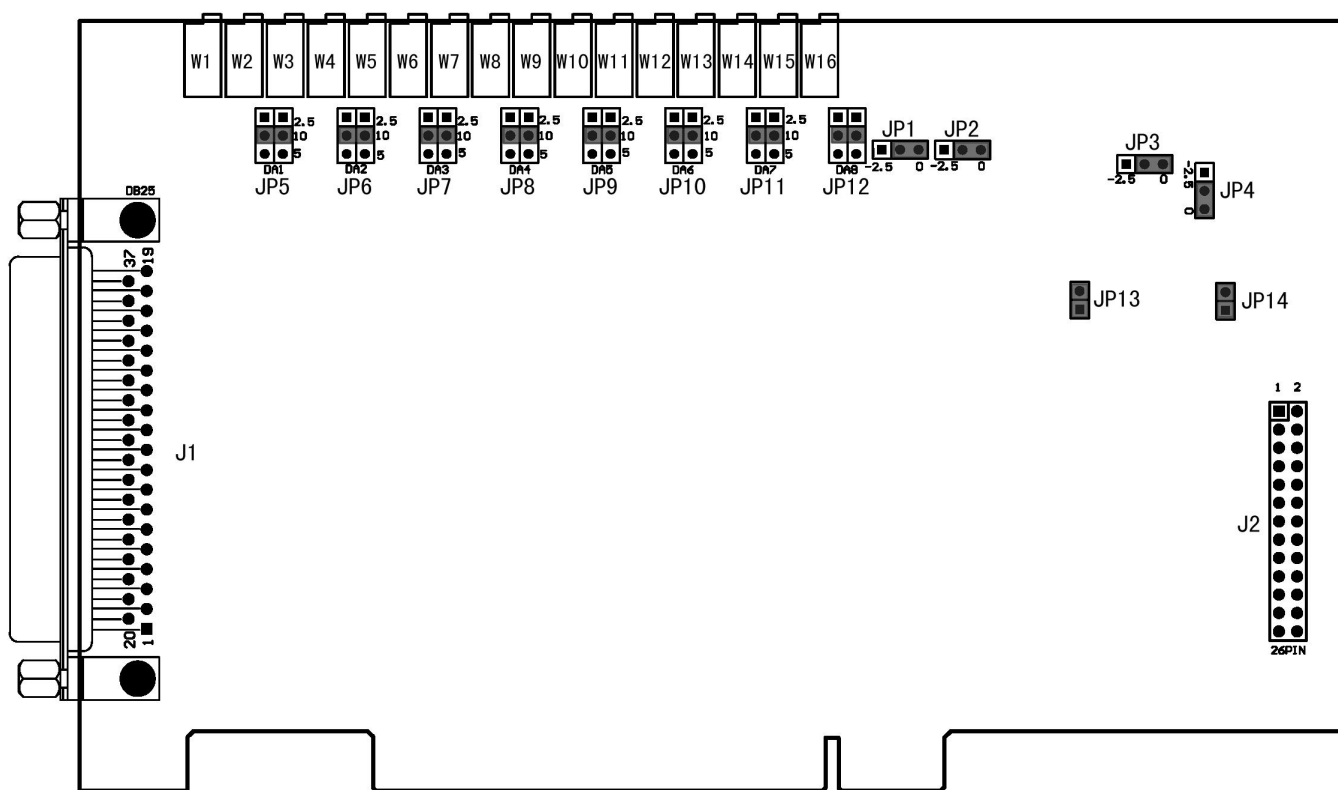


图 1

三、操作说明

1. 板卡出厂设置

本卡出厂所有通道上电后初始值为 0V，输出范围为 0~10V 输出，具体跳线设置请参考图 1。

2. 跳线说明：

在下列图示中的阴影部分表示短接跳线的位置

JP1: 控制 DA 输出通道 1 和输出通道 2 的极性, 具体设置如图 2:

图 2 输出极性跳线设置

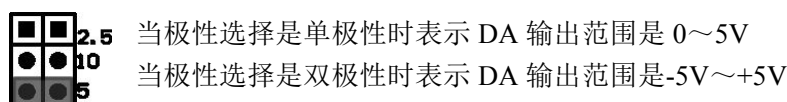
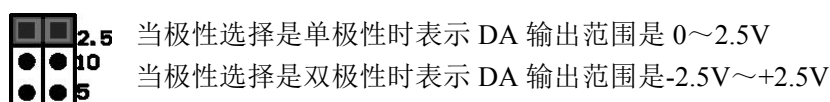
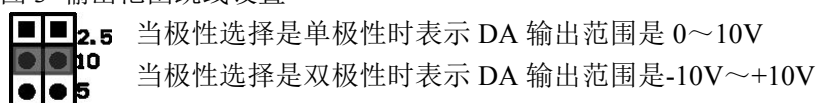


JP2: 控制 DA 输出通道 3 和输出通道 4 的极性, 具体设置参考图 2

JP3: 控制 DA 输出通道 5 和输出通道 6 的极性, 具体设置参考图 2

JP4: 控制 DA 输出通道 7 和输出通道 8 的极性, 具体设置参考图 2

图 3 输出范围跳线设置



JP5: 控制 DA 输出通道 1 的范围, 具体设置参考图 3

JP6: 控制 DA 输出通道 2 的范围, 具体设置参考图 3

JP7: 控制 DA 输出通道 3 的范围, 具体设置参考图 3

JP8: 控制 DA 输出通道 4 的范围, 具体设置参考图 3

JP9: 控制 DA 输出通道 5 的范围, 具体设置参考图 3

JP10: 控制 DA 输出通道 6 的范围, 具体设置参考图 3

JP11: 控制 DA 输出通道 7 的范围, 具体设置参考图 3

JP12: 控制 DA 输出通道 8 的范围, 具体设置参考图 3

JP13: 控制 DA 输出通道 1 到通道 4 的上电输出值,

短路时上电输出当前范围最小值; 开路时上电输出当前范围的中间值

JP14: 控制 DA 输出通道 5 到通道 8 的上电输出值,

短路时上电输出当前范围最小值; 开路时上电输出当前范围的中间值

一般为了使上电时输出 0V 电压, 单极性时将 JP13 JP14 短路, 双极性时将 JP13 JP14 开路

注意: 当选择输出范围是 2.5 时相应通道无法调满。

3. 关于调零、调满

W1 为 DA 输出通道 1 的调满寄存器, W2 为 DA 输出通道 1 的调零电位器

W3 为 DA 输出通道 2 的调满寄存器, W4 为 DA 输出通道 2 的调零电位器

W5 为 DA 输出通道 3 的调满寄存器, W6 为 DA 输出通道 3 的调零电位器

W7 为 DA 输出通道 4 的调满寄存器, W8 为 DA 输出通道 4 的调零电位器

W9 为 DA 输出通道 5 的调满寄存器, W10 为 DA 输出通道 5 的调零电位器

W11 为 DA 输出通道 6 的调满寄存器, W12 为 DA 输出通道 6 的调零电位器

W13 为 DA 输出通道 7 的调满寄存器，W14 为 DA 输出通道 7 的调零电位器

W15 为 DA 输出通道 8 的调满寄存器，W16 为 DA 输出通道 8 的调零电位器

注意：本卡出厂时已经按照 0~10V 的缺省设置调节好零度和满度，用户即使在使用其它通道输出范围和极性时一般情况下也不需要再次调整，如果用户在使用过程中现必须调节的情况，应使用七位半以上的高精度数字表调节。

四、端口定义

1. J1 端口定义

J1 为 37 芯 D 型头，包括了模拟和数字两部分的接口

图 4 J1 端口定义

模拟部分：

其中 DAO1~DAO8 分别对应 DA 输出的 1~8 通道

AGND 是模拟信号地

数字部分：

EI 是表示外触发信号输入

OCLK 为内部时钟输出，实际使用中可作为多块 DA 卡的同步信号。

CLK1、CLK2 是计数器输入端，它们对应了两个 16 位格雷码计数器

DO1~DO16 对应 16 路开关量输出

GND 是数字信号地

注意：模拟信号接模拟地，数字信号接数字地，OCLK 和模拟信号要尽量远离，
如果有可能不要将 GND 和 AGND 短路

表 1 37 芯 D 型头输出端口定义

D 型头管脚号	信号定义	D 型头管脚号	信号定义
1	DO16	20	DO15
2	DO14	21	DO13
3	DO12	22	DO11
4	DO10	23	DO9
5	DO8	24	DO7
6	DO6	25	DO5
7	DO4	26	DO3
8	DO2	27	DO1
9	CLK1	28	CLK2
10	EI	29	OCLK
11	GND	30	AGND
12	DA8	31	AGND

13	DA7	32	AGND
14	DA6	33	AGND
15	DA5	34	AGND
16	DA4	35	AGND
17	DA3	36	AGND
18	DA2	37	AGND
19	DA1		

表 2 37 芯 D 型头与扁平电缆管脚对应表

D 型头管脚号	扁平电缆管脚号	D 型头管脚号	扁平电缆管脚号
1	1	20	2
2	3	21	4
3	5	22	6
4	7	23	8
5	9	24	10
6	11	25	12
7	13	26	14
8	15	27	16
9	17	28	18
10	19	29	20
11	21	30	22
12	23	31	24
13	25	32	26
14	27	33	28
15	29	34	30
16	31	35	32
17	33	36	34
18	35	37	36
19	37	空	38
空	39	空	40

2. J2 端口定义

作为 24 路开关量输入的接口，J2 为 26 针双排插针，由扁平电缆引出，对应关系如下

表 3 J2 输出管脚信号定义

扁平电缆管脚号	信号定义	扁平电缆管脚号	信号定义
1	DI1	2	DI2
3	DI3	4	DI4
5	DI5	6	DI6
7	DI7	8	DI8
9	DI9	10	DI10
11	DI11	12	DI12
13	DI13	14	DI14

15	DI15	16	DI16
17	DI17	18	DI18
19	DI19	20	DI20
21	DI21	22	DI22
23	DI23	24	DI24
25	GND	26	GND

五、寄存器说明

一般情况下用户可以直接调用本公司提供的驱动程序操作 PCI8324，无需直接操作寄存器，但是如果用户有必要直接操作寄存器时，可以参考下表，本卡所有寄存器皆为 32 位操作

表 4 寄存器功能表

端口地址	操作命令，全部为 32 位操作	功 能
基地址+0	写	在成批 DA 方式时，向 FIFO 中写数 在单次 DA 方式时，向各自 DA 寄存器写数
基地址+4	写	清空 FIFO，控制寄存器清零
基地址+4	读	返回 DI 状态
基地址+8	写	设置 DO 状态
基地址+8	读	启动 DA 单次输出
基地址+12	读	返回 CLK0 的当前值（格雷码）
基地址+16	读	返回 CLK1 的当前值（格雷码）
基地址+20	读/写	读/写定时启动分频系数 DA 输出速率= 6M/(分频系数+1，分频系数最小为 59) 例如：分频系数=59，表示 DA 输出速率为 100K
基地址+24	写	设置 OCLK 输出分频系数
基地址+28	读/写	在成批 DA 方式时，读出/设置使用 DA 通道个数(1-8) 在单次 DA 方式时，读出/设置指定的 DA 通道号(0-7)
基地址+32	读/写	控制寄存器
基地址+48	读	复位中断（FIFO 非半满中断除外）

控制寄存器各位意义如下：

表 5 控制寄存器各位功能对照表

位	值	意义	值	意义
BIT0	00	单次 DA 方式，数据不经过 FIFO，直接写入 DA 寄存器		
BIT1	01	成批 DA 方式，定时启动 DA 转换，数据写入 FIFO 后定时输出		
	11	成批 DA 方式，外触发启动 DA 转换，数据写入 FIFO 后在外部信号控制下输出		
BIT2	1	成批 DA 方式时，DA 输出可以改变	0	成批 DA 方式时，DA 输出禁止改变
BIT3		保留		
BIT4	1	OCLK 输出允许	0	OCLK 输出禁止
BIT5	1	OCLK 输出等于 DA 启动信号	0	OCLK 输出由 OCLK 分频系数决定
BIT6		保留		
BIT7		保留		
BIT8	1	FIFO 非半满允许触发中断	0	FIFO 非半满禁止触发中断
BIT9	1	OCLK 允许触发中断	0	OCLK 禁止触发中断

BIT10	1	外触发信号允许触发中断	0	外触发信号禁止触发中断
BIT11	1	开关量输入上升沿允许触发中断	0	开关量输入上升沿禁止触发中断
BIT12	1	FIFO 非半满产生中断	0	FIFO 非半满没有产生中断
BIT13	1	OCLK 产生中断	0	OCLK 没有产生中断
BIT14	1	外触发信号产生中断	0	外触发信号没有产生中断
BIT15	1	开关量输入上升沿产生中断	0	开关量输入上升沿没有产生中断
BIT16	保留			
BIT17	1	FIFO 非满	0	FIFO 满
BIT18	1	FIFO 非半满	0	FIFO 半满
BIT19	1	FIFO 非空	0	FIFO 空

六、板卡驱动及编程说明

PCI-8324A 板卡驱动及编程说明请看《PCI-8324A 驱动说明书.doc》，此驱动说明书以电子文档的形式与板卡驱动放在同一个压缩包内，可从中泰网站 <http://www.ztic.com.cn> 下载。

PCI-8324B 板卡驱动及编程说明请看《PCI-8324B 驱动说明书.doc》，此驱动说明书以电子文档的形式与板卡驱动放在同一个压缩包内，可从中泰网站 <http://www.ztic.com.cn> 下载。

PCI-8324AF 板卡驱动及编程说明请看《PCI-8324AF 驱动说明书.doc》，此驱动说明书以电子文档的形式与板卡驱动放在同一个压缩包内，可从中泰网站 <http://www.ztic.com.cn> 下载。

PCI-8324BF 板卡驱动及编程说明请看《PCI-8324BF 驱动说明书.doc》，此驱动说明书以电子文档的形式与板卡驱动放在同一个压缩包内，可从中泰网站 <http://www.ztic.com.cn> 下载。

产品组件：

1. PCI8324 采集卡一块
2. 37 芯 D 型插头一套

更新记录：

时间	更改内容	更改人
2014-2-21	增加输出阻抗参数说明	ZCD